

BEST AVAILABLE COPY

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平10-319908

(43) 公開日 平成10年(1998)12月4日

(51) Int.Cl. ⁸	識別記号	F I
G 0 9 G 3/30		G 0 9 G 3/30 J
3/20	6 2 4	3/20 6 2 4 B
	6 4 1	6 4 1 D
H 0 1 L 33/00		H 0 1 L 33/00 J
H 0 5 B 33/08		H 0 5 B 33/08
審査請求 未請求 請求項の数13 O L (全 9 頁)		

(21) 出願番号 特願平10-102736

(22) 出願日 平成10年(1998)4月14日

(31) 優先権主張番号 08/834067

(32) 優先日 1997年4月14日

(33) 優先権主張国 米国 (U S)

(71) 出願人 597079016

サノフ コーポレイション

アメリカ合衆国, ニュージャージー州

08543, プリンストン シーエヌ 5300,

ワシントン ロード 201

(72) 発明者 ロジャー グリーン スチュワート

アメリカ合衆国, ニュージャージー

州, プリンストン, シーエヌ 5300

ワシントン ロード 201

(72) 発明者 アルフレッド チャールズ イブリ

アメリカ合衆国, ニュージャージー

州, プリンストン, シーエヌ 5300

ワシントン ロード 201

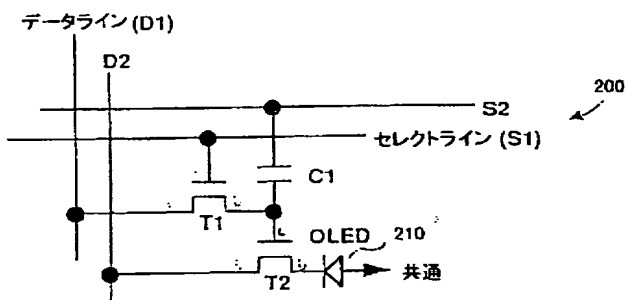
(74) 代理人 弁理士 長谷川 芳樹 (外5名)

(54) 【発明の名称】 アクティブマトリックス有機発光ダイオード (AMOLED) の表示ピクセル構造とそのためのデータロード/発光回路

(57) 【要約】

【課題】 より低い電圧を必要とし、より効率的で、表示器応用の全タイプに対して一般的により有利である表示器を提供する。

【解決手段】 有機発光ダイオード (O-LED) 210を使用した、表示器で使用するピクセル構造が記述される。アレイの各ピクセル構造はO-LED 210を含む。その構造は、3つの基本的モード、書き込み選択モード、書き込み非選択モード、及び発光モードで動作することを許容するための回路部分を含み。データがピクセル構造に書込まれることができ、データが示すプログラムされた電流レベルをO-LEDに加えるように、ピクセル構造が選択されることを生じさせる回路部分と、異なる行のピクセル構造がそれにデータを書込まれているときに、ピクセル構造に非選択を引き起すための回路部分と、プログラムされた電流レベルをO-LEDに与え、O-LEDに発光を引き起すための回路部分とを含む。



【特許請求の範囲】

【請求項1】 表示器に使用するためのピクセル構造であって、

発光ダイオード(LED)を備え、
データ電圧が該ピクセル構造に書込まれることができるように、該ピクセル構造が選択されることを引き起こすための手段を備え、前記データはLEDに与えられるべきプログラムされた電流レベルを表し、
異なる行にあるピクセル構造がそれに書込まれたデータを持っているとき、該ピクセル構造が非選択にされることを引き起こすための手段を備え、
LEDを発光させるために、該プログラムされた電流レベルをLEDに加えるための手段を備える、ピクセル構造。

【請求項2】 書込みプログラミング中にLEDに流れる該電流を監視するための手段と、
書込みプログラミング中にデータ電圧を調節し、望まれる電流を得るためのフィードバック手段と、を、更に備える請求項1に記載のピクセル構造。

【請求項3】 ピクセル構造が非選択にされることを引き起こすための前記手段は、他のピクセル構造を書込みプログラミングしている間、該LEDに通して流れる電流を選択的に遮断する、請求項1に記載のピクセル構造。

【請求項4】 ピクセル構造が選択されることを引き起こすための前記手段は、独立して制御される2本のセレクトラインと1つのトランジスタとを含む、請求項1に記載のピクセル構造。

【請求項5】 ピクセル構造が非選択されることを引き起こすための前記手段は、2本の独立して制御されるセレクトラインと1つのトランジスタとを含む、請求項1に記載のピクセル構造。

【請求項6】 加えるための前記手段は、キャパシタとトランジスタとを含む、請求項1に記載のピクセル構造。

【請求項7】 デジタル電流源に結合されたピクセル構造のアレイであって、各ピクセル構造は、
第1及び第2のデータラインと、
第1及び第2のセレクトラインと、
第1及び第2のトランジスタであって、各トランジスタは、ソース電極、ゲート電極、及びドレイン電極を有し、
プログラムされた電流レベルを表す電位を格納するためのキャパシタと、
有機発光ダイオード(OLED)と、を備え、
該第1のトランジスタのソース電極は該第1のデータラインに結合され、該第2のトランジスタのソース電極は該第2のデータラインに結合され、該第1のトランジスタのゲート電極は該第1のセレクトラインに結合され、該第2のトランジスタのゲート電極は該キャパシタを経

由して該第2のセレクトラインと該第1のトランジスタのドレイン電極とに結合され、該第2のトランジスタのドレインは該OLEDに結合されている、ピクセル構造のアレイ。

【請求項8】 該第1及び第2のデータラインに結合され、該アレイ内の各ピクセル構造を、書込み選択モード、書込み非選択モード、及び発光モードを含む3つのモードで駆動するための手段を、更に備える請求項7に記載のピクセル構造のアレイ。

【請求項9】 デジタル電流源に結合されたピクセル構造のアレイであって、各ピクセル構造は、
第1及び第2のデータラインを備え、
第1及び第2のセレクトラインを備え、
第1及び第2のトランジスタを備え、各トランジスタはソース電極、ゲート電極、及びドレイン電極を有し、
キャパシタを備え、
有機発光ダイオード(OLED)を備え、
該第1のトランジスタのソース電極は該第1のデータラインに結合され、該第2のトランジスタのソース電極は該第2のデータラインに結合され、該第1のトランジスタのゲート電極は該第1のセレクトラインに結合され、該第2のトランジスタのゲート電極は該キャパシタを経由して該第2のセレクトラインと該第1のトランジスタのドレイン電極とに結合され、該第2のトランジスタのドレイン電極は該OLEDに結合され、
該第1及び第2のデータラインに結合され、書込み選択モード、書込み非選択モード、及び発光モードを含む3つのモードでアレイ内の各ピクセル構造を駆動するための手段を備え、該書込み選択モードは、プログラムされた電流レベルが該ピクセル構造内に達成されるように、該ピクセル構造が選択されることを引き起こし、前記プログラムされた電流レベルは該OLED上に表示されるべき望まれる輝度を表し、該書込み非選択モードは、異なる行にあるピクセル構造がそれに書込まれたデータを持っているとき、該ピクセル構造が非選択されることを引き起こして、該発光モードは該OLEDが該プログラムされた電流レベルで駆動されることを引き起こし、該ピクセルを該発光させる、ピクセル構造のアレイ。

【請求項10】 有機発光ダイオード(OLED)を含み、表示器として使用するためのピクセル構造を駆動するための方法であって、
データを該ピクセル構造に書込むことができるように、該ピクセル構造が書込み選択されることを引き起こし、前記データは該OLEDに加えられるべきプログラムされた電流レベルを表して、
異なる行にあるピクセル構造がそれに書込まれたデータを持っているとき、該ピクセル構造が書込み非選択にされることを引き起こし、
該プログラムされた電流レベルを該OLEDに加え、該OLEDが発光することを引き起こす、方法。

【請求項11】 該ピクセル構造は2本のセレクトラインを含み、両セレクトラインは該ピクセル構造が書込み選択されるとき論理ハイになされる、請求項10に記載の方法。

【請求項12】 該ピクセル構造は2本のセレクトラインを含み、両セレクトラインは該ピクセル構造が書込み非選択されるとき論理ロウになされる、請求項10に記載の方法。

【請求項13】 該ピクセル構造は2本のセレクトラインを含み、該ピクセル構造が発光されるとき一方のセレクトラインは論理ロウになされる一方で、他のセレクトラインは論理ハイになされる、請求項10に記載の方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は概略的にはピクセル構造に関し、より詳しくは、本発明は、動作の3つのモードを有し、有機発光ダイオード(OLED)を用いて形作られた(configure)ピクセル構造に関する。

【0002】

【従来の技術】表示器(display)の技術は、テレビジョンから自動車のダッシュボード、ラップトップコンピュータ、腕時計まで、今日の日常生活のすべての状況に行き渡っている。現在の時点で、陰極線管(CRT)が10~40インチ(対角線)表示器サイズにおいて表示器アプリケーションに普及している。しかしながら、CRTは、重量、がんじょうさの不足、コスト、及び非常に高い駆動電圧が必要であることを含む多くの不都合を有する。

【0003】

【発明が解決しようとする課題】最近、パッシブマトリックス液晶表示器(LCD)及びアクティブマトリックス液晶表示器(AMLCD)が、ラップトップコンピュータでのそれらの使用のために、中間範囲の表示器アプリケーションにおいて普及するようになってきた。より小さなピクセルサイズのために、そして大きな映像表示器のためにも、AMLCDは重要になりつつある。しかしながら、AMLCDの主な不利益は、表示器のサイズおよび重量を実質的に増加させる背面(バック)ライトを要求することである。また、それは、オフ状態のピクセルのためにさえも背面照明が連続的に当てられるので、減少した効率を導く。

【0004】他のアプローチは、単結晶シリコン技術に基礎をおくデフォーダブル・ミラー表示器(DMD: deformable-mirror display)である。このアプローチでは、微細加工された(micro-machined)ミラー構造は、論理「1」又は論理「0」が対応するセルに書込まれているかに依存して、反射的モード又は分散的モードに方位が合わせられる(orient)。DMD表示器は反射的モードで動作しなければならない。このため、光学はより

複雑になり、透過(transmissive)表示器又は放出(emissive)表示器ほどこちんまりでなく又は効率的でない。加えて、AMLCDと類似して、DMDは外部光源を必要とし、このため、それらは自己発光表示器より大きく、そして低い効率である。

【0005】フィールドエミッション表示器(FED)もまた多くのアプリケーションのために考慮されるかも知れない。しかしながら、FEDは、CRTで連想される不都合の多くのもの、特に100ボルトを越えるカソード電圧が必要なことと、そして薄膜トランジスタ(TFT)が低い漏れ電流を有するというそれに対応する要求と、を有する。FEDは、「低電圧」蛍光体の減少された効率及び高電圧制御電圧の使用のために、全体にわたる比較的低い発光効率を有する。

【0006】最後に、表示器の他のタイプ、アクティブマトリックス発光ダイオード(AMEL)表示器は、光放出材料を通して電流を通過させることによって光を発する。ELの場合には、交流(AC)が(例えば、PN接合がシリコン又はガリウム砒化合物といった無機半導体材料から形成される)光放出無機材料に通される。光放出無機材料は、誘電体が発光材料のいずれかの側に存在するように配置される。誘電体の存在のために、比較的高い電圧が、発光材料から十分な光を生じさせるために要求される。比較的高い電圧は、典型的には100~200ボルトの間にある。

【0007】AC電圧の使用および他の因子が、全般的な表示器の効率を制限する。

【0008】また、無機LED表示器の安定性に関して、光放出材料の輝度は、オフからオンへのすばやい遷移の後、印加電圧で飽和する。表示器が「十分オン」及び「十分オフ」モードで動作されたとすると、時間に伴う遷移電圧のあらゆるシフトも、輝度に単にごくわずかな影響をもつ。

【0009】様々な表示器技術のこれらの不都合を心の留めると、より低い電圧を必要とし、より効率的で、そして表示器アプリケーションのすべてのタイプに対して一般的により有利である表示器のより良好なタイプが望まれるだろう。

【0010】

【課題を解決するための手段】本発明は、有機発光ダイオード(OLED)を使用するディスプレイで使用するためのピクセル構造を含む。全体アレイの各ピクセル構造は、有機発光ダイオード(OLED)を含む。加えて、その構造は、その構造が3つの基本的モードである、書込み選択モード、書込み非選択モード、及び発光モードで、動作することを許容するための回路構成部分を含む。これ故に、その構造は、データをピクセル構造に書込むことができるように、ピクセル構造が選択されることを引き起こすための回路構成部分を含み、前記データはOLEDに加えられるべきプログラムされた電

流レベルを示し、異なる行にあるピクセル構造がその構造に書き込まれるデータを有しているとき、そのピクセル構造が非選択にされることを引き起すための回路構成部分を含み、プログラムされた電流レベルをOLEDに加えOLEDに発光を引き起すための回路構成部分を含む。

【0011】

【発明の実施の形態】本発明は、添付図面と関連づけて読んだときに、引き続き詳細な説明から最良に理解される。

【0012】本出願の従来技術および発明が解決しようとする課題の欄で記述された表示器技術に対するより良好な代替物は、アクティブマトリックス有機発光ダイオード(AMOLED)表示器である。AMOLED表示器の場合には、無機材料よりもむしろ有機材料がLEDを形成するために使用される。LEDを形成するために有機材料を使用する例示は、米国特許第5,142,343号及び米国特許第5,408,109号に見い出され、これら双方はここで参照することによって包含される。本発明と共に使用されるOLEDの典型的な具体例は、図1を参照して以下に詳細に記述される。

【0013】端的には、OLEDに関しては、直流電流(DC)が有機ダイオード材料を通して通過され光を発生する。伝導は順方向である。実験を通して、所与の光レベルを発するために光放出材料にとって必要とされる電圧は、時間と共に増加することが見い出され、これ故に、「オフ」から「オン」への遷移電圧は、実質的な飽和なしに時間と共に増加する。しかしながら、所与の光レベル(輝度)が有機ダイオード材料を通過する電流に関して比較的に安定していることもまた見い出された。加えて、スレッシュホールド電圧はプロセス(processing)に敏感であるので、固定された小さな駆動電圧レベルは、OLED製造プロセスにおけるプロセス変動のために、有効でなくされる可能性もある。

【0014】本発明は、電流でプログラム可能であり(programmable)、且つピクセルの遷移電圧のシフトまたはトランジスタにおけるスレッシュホールド電圧のシフトのいずれかに独立である、OLEDピクセルの構成(configuration)を含む。

【0015】本発明の技術は、ピクセルアレイの各列(column)ラインに対して、デジタル的にプログラム可能な別個の電流源を含む。本発明の第1の典型的な具体例の各ピクセルに対して、2本のセレクトラインS1及びS2だけでなく2本のデータラインD1及びD2が提供される。データラインとセレクトラインとの組み合わせは、書込み選択モード、書込み非選択モード、及び発光モードを含む、ピクセルのマルチモード動作を提供する。モードの各々を実現するために、2つのトランジスタと1つのキャパシタが、OLEDピクセル並びにデータライン及びセレクトラインとともに作用するように

(operatively)形作られる(configure)。OLEDピクセルの構成の詳細と動作のモードとが、図面を参照して以下に記述される。本発明の典型的な具体例は、OLEDに関連して記述されているけれども、本発明は、LEDといった他の類似の表示器要素とともに使用することができることも予期される。

【0016】AMOLED表示器の場合には、DC電流が、光を発生するためにダイオード材料を通して通過される。所与の光レベルを発するために必要とされる電圧は、時間と共に増加することが見い出され、これ故に、「オフ」から「オン」への遷移電圧は、実質的な飽和なしに、時間と共に増加する。しかしながら、所与の光レベル(輝度)は、光放出材料を通して通過する電流に対して比較的に安定していることもまた見い出された。この理由のために、望ましいピクセルの設計をすれば、従来型のAMEL表示器の場合のように所与の輝度を発するために、光放出材料に一定の電流が供給されて、特定の電圧よりもむしろ特定の電流に条件づけられる(programmed)ことができる。

【0017】(本発明の典型的な具体例)ピクセル駆動技術を詳細に記述する前に、OLEDの構造が記述される。本発明の重要な特徴は、OLED材料が低い駆動電圧において輝度の論理ハイ(High)値を達成するという事実にある。加えて、OLED材料の電流駆動の性質は、アクティブマトリックス駆動トランジスタ上の漏れ電流の要求を著しく減少させ、このため、本発明は低コストのガラス基板に好適である。本発明で採用されたOLEDは、典型的には約2~10ボルトで光を発し始める。

【0018】概して、OLEDを使用した表示器全体の形成のためのプロセスはいくつかのステップ、

- 1) ポリシリコンアクティブマトリックス回路構成部分(circuitry)を形成する、
- 2) アクティブマトリックスアレイにOLED材料を集積する、
- 3) (カラー表示器用の)カラーシャッターを集積する、
- 4) 完成したパネルを組立し及びテストする、を含む。

【0019】上述したように、典型的な製造プロセスにおける第1のステップは、アクティブマトリックス回路構成部分の形成である。本発明のために、ポリシリコン薄膜トランジスタ(TFT)技術が採用される。形成されるべき望ましい回路構成部分は、図2及び図4を参照して以下に詳細に記述される。

【0020】プロセスにおいて第2のステップは、アクティブマトリックスアレイ上へのLED材料の堆積を含む。

【0021】図1は、本発明と共に使用するために好適なOLED製造の典型的な例示を示す。図1を参照す

ると、第1に、インジウム錫酸化物（ITO）といった透明伝導電極が、堆積され、またパターン形成される。これに、ホール輸送層、ドーパされた放出層、及びAlO₃の背面層の堆積が引き続く。アレイは、図1に示されるO-LEDの「スタック（stack、積層）」に帰着するMgAg上部電極の堆積で完成される。

【0022】本発明のために、一覧表1はO-LEDスタックの各層のための典型的な厚さを示す。

一覧表1

層	厚さ
透明伝導電極	約750オングストローム
輸送層	約800オングストローム
ドーパされた放出層	約400オングストローム
背面層	約400オングストローム
上部電極	約2000オングストローム。

【0023】最後に、表示器はパッケージされ、そしてテストされる。示されてはいないけれども、パッケージングは、表示器の機械的支持、外部電気回路への信頼できる接続を作るための手段、及び被覆保護膜を含む。

【0024】O-LEDは、著しい効率を実証した。発光効率は、151/wもある。2000cd/m²の輝度の値が、10ボルトより下の動作電圧で且つ20mA/cm²の電流密度で達成された。より高い輝度の大きさのオーダが、より高い電流密度において測定された。

【0025】図2は、本発明に従ったO-LEDピクセル構造の第1の典型的な具体例の回路図を示す。所与のピクセルのアレイ（例えば1024×1280）における各ピクセル構造は同一であると予期されるので、ひとつのピクセル構造だけが記述される。図2に示されたピクセルの構成は、電流でプログラム可能であり、そしてO-LEDの遷移電圧又はトランジスタのスレッシュホールド電圧のシフトのいずれかと独立である。

【0026】図2に示されるように、ピクセル構造200は、O-LED210と、2つのトランジスタT1及びT2と、データ方向に走る2つのラインD1及びD2と、セレクト方向に走る2つのラインS1及びS2とを含む。加えて、ピクセル構造200は、キャパシタC1を含む。典型的な具体例では、各トランジスタは、ソース、ゲート、及びドレインと、対応する電極とを含む。

【0027】詳細には、第1のトランジスタT1のソース電極は、データ電圧ラインD1へ接続されている。第2のトランジスタT2のソース電極は、データ電流ラインD2へ接続されている。第1のトランジスタT1のゲート電極は、第1のセレクトラインS1へ接続されている。第2のトランジスタT2のゲート電極は、キャパシタC1を経由して第2のセレクトラインS2へ接続されている。第1のトランジスタT1のドレイン電極は、格納キャパシタ（C1）へ接続されているだけでなく第2のトランジスタT2のゲート電極へも接続されている。

【0028】上述したように、データライン及びセレクト

ラインの組合わせは、書込み選択モード、書込み非選択モード、及び発光モードを含む、ピクセル200のマルチモード動作を提供する。そのモードの各々は、以下に図2及び図3を参照して記述される。ここで図3は、図2のO-LEDピクセルとともに使用される典型的な動作のモードに関するタイミング図を示す。

【0029】第1に書込み選択モードに目を向けると、所定の電流レベル（I1）、そしてこれ故、ピクセル内へ輝度レベル、を書込むために、トランジスタT1はセレクトラインS1を経由して導通される。結果として、第1のデータラインD1上の電圧が、トランジスタT1を通して、トランジスタT2のゲートに加えられる。トランジスタT2のゲートに加えられた電圧が増加されると、トランジスタT2が導通し、そしてその内部インピーダンスは、データ電流ラインD2において電流レベルI1に到達するまで、継続的に減少して、電流レベルI1がO-LED210に加えられることを許容する。

【0030】書込み選択モード中には、セレクト信号S2が論理ハイの電位に保持される。

【0031】データ電流ラインD2は、トランジスタT2を通してO-LED210に接続されており、従って、達成された電流レベルI1はトランジスタT2及びO-LEDの両方を通して流れる。トランジスタT2のスレッシュホールド電圧又はO-LED210の遷移電圧のシフトが存在するならば、シフトはキャパシタC1の両端に蓄積され且つトランジスタT2のゲートに加えられた電圧の増加又は減少によって補償される。このやり方で、O-LED若しくはトランジスタT2のいずれか又は双方の動作特性におけるいかなるシフトも、存在したとしても、O-LEDを通る電流に、これ故にピクセルの輝度に、不十分な影響しかもたない。

【0032】書込み選択モード、書込み非選択モード、及び発光モードのための詳細なタイミングが、図3に図示されている。図3を参照すると、タイミング図上の3番目の期間である書込み選択モードは、両方のセレクトラインが論理ハイであることを要求する。すなわち、第1のセレクトラインS1が論理ハイになりトランジスタT1を導通して、そしてほかならぬその行（that particular row）のための第2のセレクトラインS2もまた、論理ハイ（すなわち書込み選択モード）になり、これがトランジスタT2を導通することを許容する。

【0033】しかしながら、書込み非選択モードに関しては、すべての他の行のための第2のセレクトラインS2が、論理ロウ（Low）（すなわち書込み非選択モード）になされる。このやり方で、第2のセレクトラインS2は、データが書込まれていない、アレイの行上のすべてのT2トランジスタを非導通にするために使用される。図2に示されるように、これは、キャパシタC1を通して第2のセレクトラインS2を蓄積端子に結合することによって達成される。セレクトラインS2が論理ロ

ウであるとき、書込み非選択モードに対しては、キャパシタC1に蓄積された電位に関わりなく、トランジスタT2のゲートの信号は論理ロウになり、電流がトランジスタT2又はO-LED210を通して通過しないことを確実にする。従って、データ電流ラインD2上に検出されている電流は、選択されたO-LEDだけに流入していて、列に沿った他のピクセルには流入していない。

【0034】図3に示されるように、発光モード中は、第1のセレクトラインS1が論理ロウになされ、それによってトランジスタT1を非導通にする。同時に、第2のセレクトラインS2が、論理ハイになされる。セレクトラインS2上の論理ハイ電位とキャパシタC1上の格納された電位との組み合わせが、トランジスタT2のゲートをその調整された(programmed)レベルに駆動する。このやり方で、O-LEDはそのプログラムされた(programmed)電流レベルで(すなわち、書込み選択モード中にプログラムされたように)又は輝度で発光する。また、発光モード中は、以下に図4を参照して記述されるように、データラインD2の一定の制御が実行される。

【0035】ピクセル構造200は特定の電流レベルでプログラムされることを必要とするので、独特な電流発生回路が典型的なピクセル構造とつなぎ合わせる(interface、インタフェースする)ために開発されてきた。図4は、図2のO-LEDピクセル構造とともに使用するのが好適な典型的な電流発生回路400の回路図を示す。

【0036】図4を参照すると、データラインD1及びD2は、図2に示されたものと同一のデータラインである。示されているように、図4の電流発生回路400から図2のピクセル構造のデータラインへデータラインD1及びD2を結合することによって、選択された行のピクセルを含む閉じた定電流ループが形成されることができ。

【0037】図4に見られるように、トランジスタT3～T5が並列に結合されている。プログラムされたデジタル電圧レベルをひとまとめにして(collectively)表すトランジスタの各々は、そのゲート上に入力を受ける。しかしながら、トランジスタの各々は、要望されたプログラム可能な電流値を発生するために適切に重みづけられたキャパシタと直列してそれぞれ結合されている。キャパシタ(C2、0.5C2、及び0.25C2)の組み合わせられた出力は、トランジスタT6のゲートだけでなくトランジスタT8のソースにも結合される。トランジスタT8は、発光モード中にデータ電流ラインD2上の電圧を制御するために使用される。T6への接続が閉ループを完成させるために採用され、そうしてデータ電流ラインD2上に供給された電流を制御できる。

【0038】詳細には、ピクセルにデータを書込むために、プログラム・デジタル電圧レベルG1～G3がトラ

ンジスタT3～T5に与えられ、そして負電圧の傾斜(ramp)(R1)がトランジスタT3～T5のソースに接続される。傾斜R1に関して時間に対する電圧の変化の速度は、実効容量倍($C \times dV/dT$)されて、D2に結合された独特の電流レベルを設定する。有効容量は、それぞれのトランジスタを経由して結合された各キャパシタのひとまとまりの容量値(すなわちC2、0.5C2、及び0.25C2)に基づいていることが注記される。理想的には、データ電流ラインD2上の電圧レベルは、接地電位に近く維持されるであろう。なぜならこれがデータ電流ラインD2上の発光電圧レベルになるであろうからである。(発光モードでは、論理ハイの信号L1が、トランジスタT8を通してデータ電流ラインD2を接地電位に結合する)。

【0039】データ電圧ラインD1に関しては、トランジスタT6およびトランジスタT7は、インバータを形成しデータ電流ラインD2上の電流源によって提供された電圧を増幅して、またこの反転された電圧レベルはデータ電圧ラインD1に接続される。データ電圧ラインD1上の電圧は、さらに、正の電圧の傾斜R2とキャパシタC3の「ブートストラップ」効果を通して増加される。この回路は、信号G1、G2及びG3によって規定されプログラムされた電流によってO-LED210が駆動される平衡条件に達する。

【0040】上述したように、発光モード中に、データラインD2の一定の制御が実行される。詳細には、発光モード中に、データ電流ラインD2を接地電位にもっていくために、トランジスタT8は導通される。トランジスタT8は特定のデータラインに接続されたO-LEDのすべてを通る全電流を取扱うために、トランジスタT8が比較的大きなトランジスタであることが注記される。

【0041】図4に示された例によれば、動作中に、書込みモード中にD2上の典型的な電流は、1マイクロアンペアであり、発光モード中には1mAである。また、T8のソースにおける電圧は、1ボルトである。D1上における典型的な電圧は、書込みモード中には8Vであり、発光モードには「関心なし(don't care)」である。

【0042】ピクセル構造200と電流発生回路400との組み合わせは、良好なグレースケール均一性とLED又はTFTのいずれかの不安定性にもかかわらず長い寿命を持つ高品位O-LED表示器を設計することを可能にする。回路400は、ポリシリコン及びアモルファスシリコンAMOLED表示器を駆動するために特に良く適していることが注記される。

【0043】図5は、本発明に従ったO-LEDピクセル要素の第2の典型的な実施例の回路図を示す。図5に示されたピクセル構造500は、図2に示された構造と類似して、マルチモード動作を含んでいる。しかしなが

ら、予測されるように、ピクセル構造200とピクセル構造500との間にはいくつかの相違点が存在する。例えば、図2のデータライン及びセレクトラインの対は、図5に示されたピクセル構造において単一のデータライン及び単一のセレクトラインに置換えられた。

【0044】図5に目を向けると、ピクセル構造500は、O-LED510と、2つのトランジスタT1及びT2と、データ方向に走る1本のラインD1と、セレクト方向に走る1本のラインS1とを含む。典型的な具体例では、各トランジスタはソース、ゲート、及びドレインと、対応する電極とを含む。加えて、そしてピクセル構造200に類似して、ピクセル構造500は、ピクセルの発光レベルを決定する電位をレベルが格納されるキャパシタC1を含む。第1のトランジスタT1のソースは、データラインD1に接続されている。第2のトランジスタT2のソース電極は、データラインD1に接続されている。第1のトランジスタT1のゲート電極は、セレクトラインS1に接続されている。第2のトランジスタT2のゲート電極は、キャパシタC1を経由してセレクトラインS1に接続されている。第1のトランジスタT1のドレイン電極は、蓄積キャパシタC1に接続されるだけでなく第2のトランジスタT2のゲート電極にも接続されている。さらに、スイッチングパワーラインが、トランジスタT2のゲート、トランジスタT1のドレイン、及びキャパシタC1に、すべてキャパシタC2を通して結合されている。

【0045】ピクセル構造200の動作のように、データライン及びセレクトラインの組み合わせが、書込み選択モード、書込み非選択モード、及び発光モードを含むピクセル500のマルチモード動作を提供する。

【0046】書込み選択モードに関しては、ピクセル構造200は両方のセレクトラインが論理ハイになされることを要求したのに対して、ピクセル構造500では、単一のセレクトラインを論理ハイにする。そのようすると、ピクセル構造200内の両セレクトラインを論理ハイにするのと類似して、キャパシタC1の端子が論理ハイに結合する。そして、また、そのようにすると、トランジスタT1が導通し、ピクセル構造500を書込みモードに置く。この点で、望まれる電流が、ピクセル510を駆動しようと試みに際し、データラインD1上に印加される。しかしながら、トランジスタT2が十分に導通するまで、データラインD1からの電流は、トランジスタT1を通してトランジスタT2のゲートへ通過する。トランジスタT2のゲートが十分な電圧に達し、トランジスタT2を介して望まれる電流を通す平衡点に速やかに到達する。この点に到達すると、そのとき、ピクセル構造500は、望まれる電流レベルでプログラムされる。なぜなら、セレクトラインS1上とキャパシタC1上との組み合わせられた電位が、プログラムされた電流を伝導するために十分な電位にトランジスタT2のゲ

ートを保持するからである。

【0047】書込み非選択モードに関しては、セレクトラインS1が論理ロウになされるとき、トランジスタT1は非導通にされ、ピクセル構造200において生じたのと同じ負の偏移がC1上に生じて、どの選択されていないピクセルをも無条件にスイッチオフにする。

【0048】発光モードに関しては、セレクトラインS1が論理ハイになされ、またD1が論理ロウになされる。加えて、スイッチングパルスが電流源に分路をつくり、データラインを動作電位源に結合させる。同時に、スイッチングパルスは、動作電位源をキャパシタC2に接続する。キャパシタC1とC2の接合点に蓄積された電荷およびセレクトラインS1上の論理ハイレベルは、トランジスタT2がプログラムされた電流だけをO-LED510を通して伝導するようにさせる。T2のゲートは、それによって、書込み選択モード中にプログラムされた電流に近い値に戻される。

【0049】図5に示された例によれば、動作中に、書込みモード中の典型的なD1上の電流は1マイクロアンペアであり、発光モード中は1mAである。再び、D1上の典型的な電圧は、書込みモード中では8Vである。

【0050】詳細には記述されていないけれども、代替的なピクセル構造の追加的な予期される実施例が、図6～9に示されている。本開示を手にした当業者は、図2及び5に関連して述べられた実施例の記述された動作と図4の電流発生回路とが与えらると、どのように各々の典型的な具体例が動作するかを認識するだろう。特定の実施例に依存して、電流発生源400は、相互接続とタイミングの必要性の便宜をはかるために些細な変形を必要とするかもしれない。

【0051】詳細には、図6は、本発明に従ったO-LEDピクセル要素の第3の典型的な実施例の回路図を示す。端的には、データライン及びセレクトラインは、プログラムされた電流レベルに関連した電位をC1上に設置するために操作される。その後、発光モード中には、格納された電位がトランジスタT2のゲートを適正なレベルに駆動し、電流の適正量がO-LED610を通過することを許容する。

【0052】図7は、本発明に従ったO-LEDピクセル要素の第4の典型的な実施例の回路図を示す。端的には、図7に見られるように、トランジスタT1、T2及びT3はPMOS技術を使用して製造される。データラインだけでなく、セレクトラインおよび電流源も、プログラムされた電流レベルに関連した電位をC1上に設定するために操作される。発光モード中には、格納された負の電位が、トランジスタT2のゲートを適正なレベルに駆動し、電流の適正量がO-LED710に通過することを許容する。加えて、ピクセル構造700は、T3の形式でのリセット機構を含み、この機構は、導通されたときに、C1上に格納された電位が放電することを

引き起こす。

【0053】図8は、本発明に従ったO-LEDピクセル構造の第5の典型的な実施例の回路図を示す。第5の典型的な実施例は、類似したやり方でプログラムを行う。しかしながら、この実施例は、フレーム蓄積を含まず、従ってより小さな表示器に対してのみ好適である。

【0054】図9は、本発明に従ったO-LEDピクセル構造の第6の典型的な実施例の回路図を示す。図7の実施例と類似して、本実施例はPMOSTランジスタを採用する。端的には、データライン及びセレクトラインは、プログラムされた電流レベルに関連した電位を、本実施例においては一電極が接地されているC1上に設定すべく動作される。その後、発光モード中には、格納された電位はトランジスタT2のゲートを適正なレベルに駆動し、電流の適正量がV_{dd}からO-LED910を通過することを許容する。

【0055】本発明は特定の実施例を参照してここで図示され記述されたけれども、本発明は示された詳細に制限されるべきことを意図されていない。むしろ、本発明の精神から離れることなく、そして請求項の均等物の領域および範囲内において詳細には様々な変形がなされる可能性がある。

【0056】

【発明の効果】以上詳細に説明したように、本発明に係わるピクセル構造、ピクセル構造のアレイ、ピクセル構造を駆動するための方法では、より低い電圧で、より効率的であり、そして表示器アプリケーションに対して一般的により有利である表示器のより良好なタイプを提供できる。

【図面の簡単な説明】

【図1】図1は、有機発光ダイオード材料を含み、本発

明で使用するのに好適な、表示器の製造 (fabrication) の典型的な例示の構成図を示している。

【図2】図2は、本発明に従ったO-LEDピクセル構造の第1の典型的な具体例の回路図を示している。

【図3】図3は、図2のO-LEDピクセルとともに使用される典型的な動作モードのタイミング図を示している。

【図4】図4は、図2のO-LEDピクセルとともに使用するのに好適なデータスキャナ (又は電流源) の回路図を示している。

【図5】図5は、本発明に従ったO-LEDピクセル構造の第2の典型的な具体例の回路図を示している。

【図6】図6は、本発明に従ったO-LEDピクセル構造の第3の典型的な具体例の回路図を示している。

【図7】図7は、本発明に従ったO-LEDピクセル構造の第4の典型的な具体例の回路図を示している。

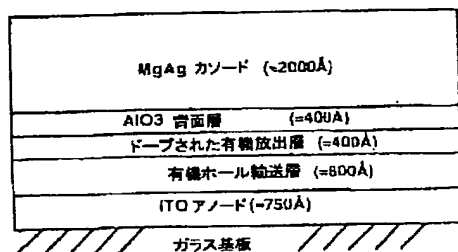
【図8】図8は、本発明に従ったO-LEDピクセル構造の第5の典型的な具体例の回路図を示している。

【図9】図9は、本発明に従ったO-LEDピクセル構造の第6の典型的な具体例の回路図を示している。

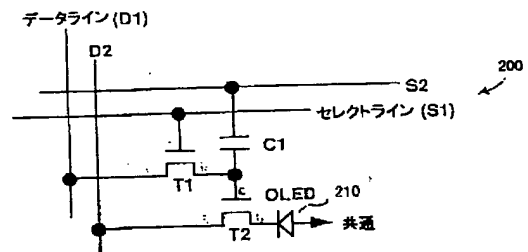
【符号の説明】

200…ピクセル構造、210…O-LED、T1、T2…トランジスタと、D1、D2…データライン、S1、S2…セレクトライン、T3、T4、T5、T6、T7、T8…トランジスタ、400…電流発生回路、500…ピクセル構造、510…O-LED、600…ピクセル構造、610…O-LED、700…ピクセル構造、710…O-LED、800…ピクセル構造、810…O-LED、900…ピクセル構造、910…O-LED

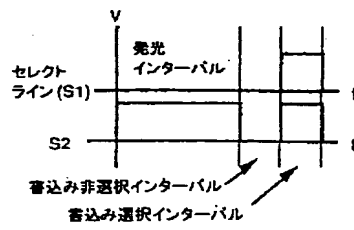
【図1】



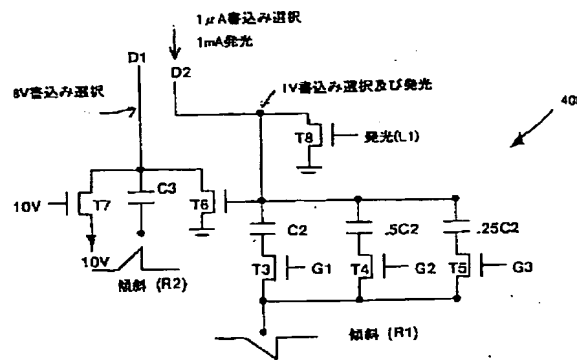
【図2】



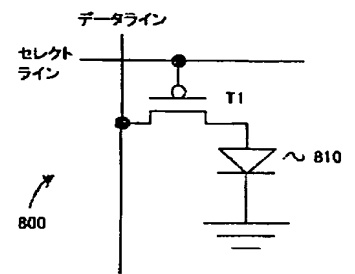
【図3】



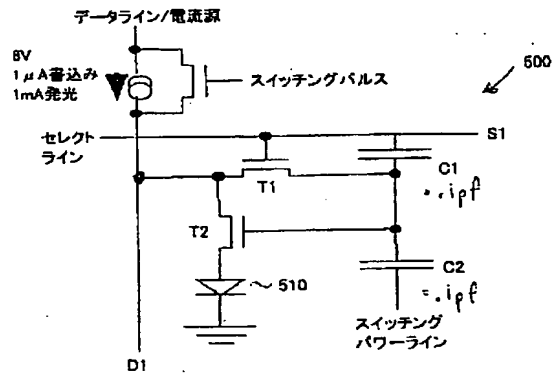
【図4】



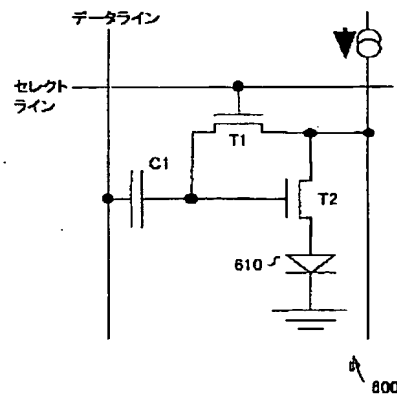
【図8】



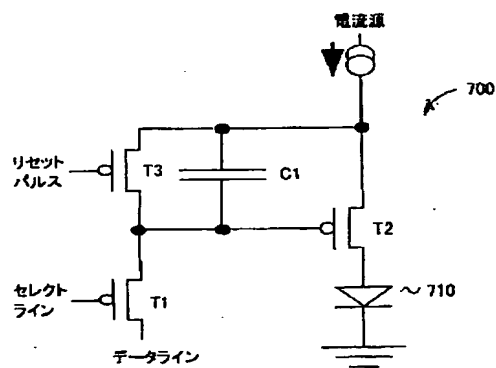
【図5】



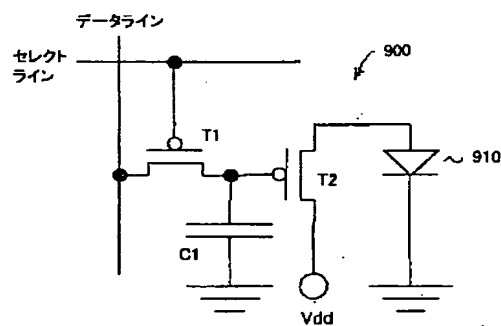
【図6】



【図7】



【図9】



THIS PAGE BLANK (USPTO)

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record.**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☒ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☒ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.

THIS PAGE BLANK (USPTO)